Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»
Кафедра электрофизических установок и ускорителей

Паспорт экзамена

по дисциплине «Программируемые логические интегральные схемы», 2 семестр

1. Методика оценки

Экзамен проводится в форме письменного тестирования с использованием электронной информационно-образовательной среда НГТУ (http:// www.nstu.ru/sveden/eos).

Тестовые задания охватывают все содержание «Программируемые логические интегральные схемы».

Тест состоит из 7 вопросов различного вида и позволяет проверить результаты обучения по дисциплине, соотнесенные с установленными в программе индикаторами достижения компетенций.

2. Критерии оценки результатов обучения, соотнесенных с уровнями освоения индикаторов достижения компетенций

Выполнение теста засчитывается на **продвинутом** уровне, если студент правильно ответил на все вопросы теста, знает определения всех понятий, продемонстрировал способность безошибочно устанавливать последовательность и соответствие между процессами и явлениями, выявлять проблемы, предлагать механизмы их решения, представляет количественные и качественные характеристики определенных процессов и не допускает ошибок. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций не содержит пробелов. Установленные в программе компетенции сформированы в полном объеме. Оценка составляет *от 35 до 40 баллов.*

Выполнение теста засчитывается на **базовом** уровне, если студент правильно ответил на ⅔ вопросов теста, знает определения основных понятий, продемонстрировал способность устанавливать последовательность и соответствие между процессами и явлениями, правильно характеризует процессы, явления, не допускает существенных ошибок. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций содержит несущественные пробелы. Установленные в программе компетенции сформированы на базовом уровне. Оценка составляет *от 34 до 27 баллов.*

Выполнение теста засчитывается на **пороговом** уровне, если студент правильно ответил от ½ до ⅔ вопросов теста, знает определения основных понятий, продемонстрировал способность устанавливать последовательность и соответствие между процессами и явлениями, допускает непринципиальные ошибки, например, вычислительные. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций содержит пробелы. Установленные в программе компетенции сформированы на пороговом уровне. Оценка составляет *от 26 до 20 баллов.*

Выполнение теста считается **неудовлетворительным**, если студент правильно ответил менее чем на половину вопросов теста, не знает определений понятий, не продемонстрировал способность устанавливать последовательность и соответствие между процессами и явлениями, допускает принципиальные ошибки. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций содержит существенные пробелы. Установленные в программе компетенции не

сформированы. Оценка составляет *менее 20 баллов.*

3. Шкала оценки

Экзамен считается сданным, если сумма баллов по всем заданиям билета составляет от 20 до 40 баллов включительно. Сумма менее 20 баллов признается неудовлетворительным результатом промежуточной аттестации по дисциплине (модулю).

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами балльно-рейтинговой системы, установленными в НГТУ.

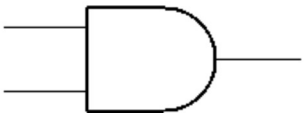
4. Примерный тест для экзамена

Утверждаю:
Зав. кафедрой ____ _____ ФИО
«____» _____ 20_ г .

Тест

по дисциплине «Программируемые логические интегральные схемы»[1]

1. Назовите это логический элемент:

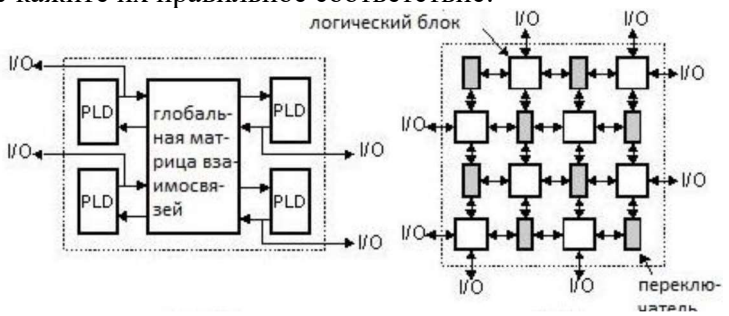


а) ИЛИ
б) НЕ
в) И
г) Исключающее ИЛИ

2. Что программируется в программируемых логических интегральных схемах (ПЛИС):

а) базовые логические элементы;
б) электрические связи между базовыми логическими элементами;
в) а и б

3. На рисунке представлены две упрощенные структурные схемы ПЛИС типа FPGA и CPLD. Укажите их правильное соответствие:



а) б)
FPGA – б CPLD – а

3. Каким образом обозначаются логические операции на языке Verilog?
а) OR (или) – ? правильный ответ - |

[1] Правильные ответы выделены жирным шрифтом

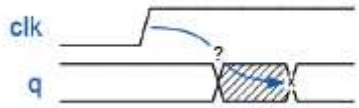
б) AND (и) – ? правильный ответ - **&**
в) INV (не) – ? правильный ответ **-** ~
г) XOR (исключающая или) – ? правильный ответ ^

4. Преобразуйте следующие шестнадцатеричные числа в десятичные:
   а). 4E **ответ 78**
   б). 7C **ответ 124**
   в). ED3A **ответ 6730**
   г). 403FB001 **ответ 1007915649**

5. Выходы Q и $\bar{Q}$ обычного триггера являются:
   а). дополнениями
   б). парными
   в). ассиметричными
   г). противоположными

6. Чётность используется в цифровой электронике для:
   а). обнаружения ошибок
   б). счёта
   в). генерации кодов
   г). устранения дребезга

7. Какой тип задержки изображён на рисунке ниже:



   а). задержка распространения tpd = максимальная задержка от входа к выходу
   б). задержка реакции tcd = минимальная задержка от входа к выходу
   в). время удержания
   г). время установки